Karadeniz Teknik Üniversitesi
Mühendislik Fakültesi * Elektrik-Elektronik Mühendisliği Bölümü
Elektronik Anabilim Dalı * Elektronik Laboratuarı II

KUVVETLENDİRİCİLER (BJT ve FET li)

1. Deneyin Amacı

FET ve BJT Transistörlerle yapılan kuvvetlendiricilerin AC ve DC analizlerini öğrenme

2. FET Kuvvetlendiriciler

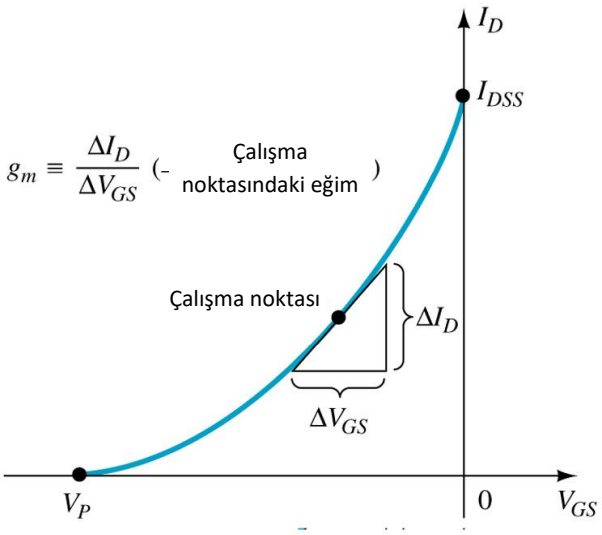
FET Transistörlerle yapılan kuvvetlendirici devreleri BJT Transistörlerle yapılanlarla benzerlik göstermektedir. FET.lerle yapılan yükselteçler aşağıdaki gibi adlandırılır.

FET	BJT
Ortak Source (Common Source)	Ortak Emitter (CE)
Ortak Drain (Common Drain)	Ortak Collector (CC)
Ortak Gate (Common Gate)	Ortak Base (CB)

Kuvvetlendiriciler söz konusu olduğunda FET'lerde en önemli özellik iletkenlik sabiti olan g_m parametresidir.

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}} \qquad \text{Denklem 1}$$

Denklem 1'den de görüldüğü üzere iletkenlik sabiti V_{GS} voltajındaki değişime bağlı olarak Drain akımındaki değişim miktarını vermektedir.



Şekil 1. g_m değerinin grafiksel gösterimi

$$g_m = \frac{2I_{DSS}}{|V_P|}\left[1 - \frac{V_{GS}}{V_P}\right] \qquad \text{Denklem 2}$$

FET'li kuvvetlendiricilerin bir diğer özelliği ise giriş ve çıkış empedans değerleridir. Bu parametreler bakımından BJT transistörlere göre oldukça avantaj sağlayan FET'lerin giriş ve çıkış empedans değerleri şöyledir.

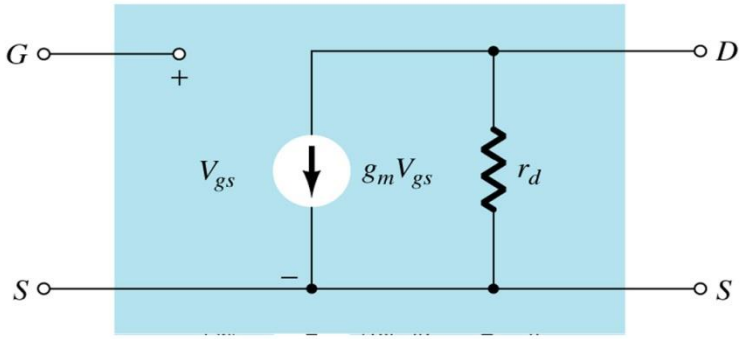
Giriş empedansı : $Zi = \infty\Omega$ Denklem 3

Çıkış empedansı : $Zo = r_d = \frac{1}{y_{os}}$ Denklem 4

$$r_d = \frac{\Delta V_{DS}}{\Delta I_D} \Big/ V_{GS} = \text{sabit}$$ Denklem 5

2.1. FET AC Eşdeğer Devresi

FET Transistörlerin kuvvetlendirme özellikleri analiz edilirken AC eşdeğer devresi çizilir. AC eşdeğer devre küçük genlikli ve alternatif akımlı sinyallerde bu transistörlerin davranışı modellenerek oluşturulmuştur. Aşağıdaki şekilde FET AC eşdeğer devresi gösterilmiştir.



Şekil 2. FET AC Eşdeğer Devresi

Devre analizi yapılırken FET transistör gördüğümüz yere bu eşdeğer devreyi çizmemiz gerekmektedir.

3. JFET Kuvvetlendiriciler

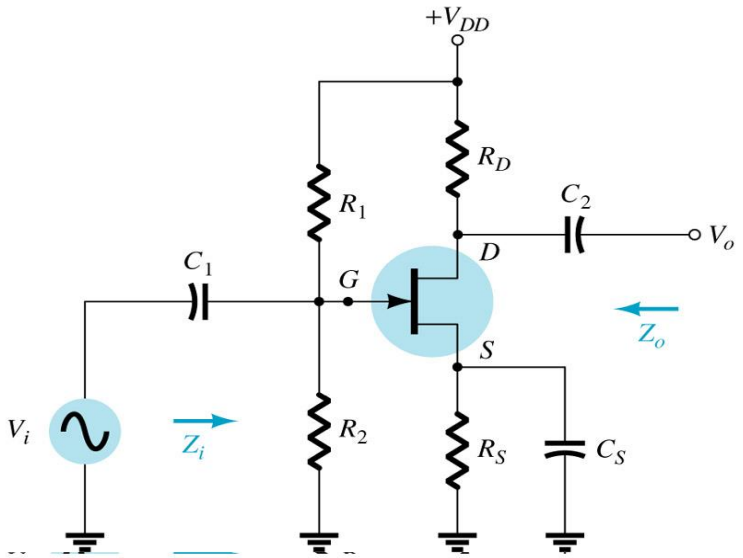
Kutuplama düzenine göre üç farklı guruba ayrılırlar:

a) Sabit Kutuplamalı
b) Kendi kendine Kutuplamalı
c) Gerilim Bölücü Kutuplamalı

CS kuvvetlendiricilerin en çok kullanılan tipi gerilim bölücülü kutuplama düzenidir.

3.1. Gerilim Bölücü Kutuplamalı Common Source (CS) Kuvvetlendiriciler

Aşağıdaki şekilde gerilim bölücülü kutuplama düzenine sahip bir CS kuvvetlendirici gösterilmiştir.

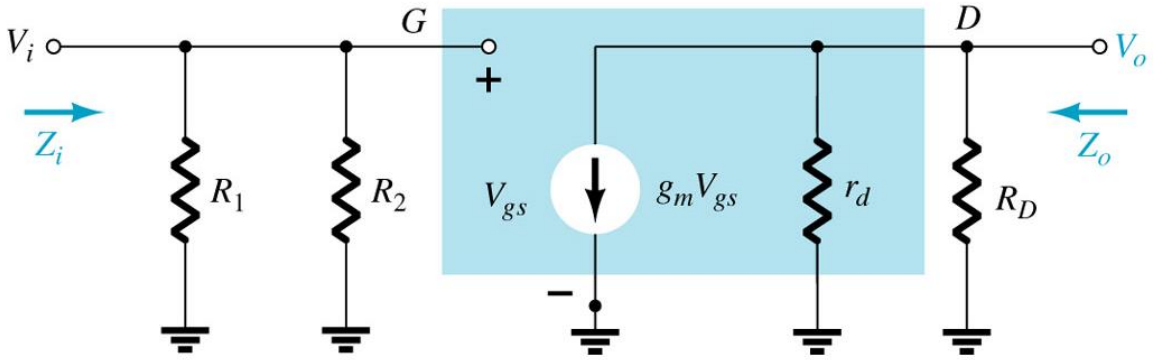


Şekil 3. Gerilim Bölücülü CS Kuvvetlendirici

Bu devrede V_G voltajı, V_{DD} besleme voltajının R_1 ve R_2 dirençleri tarafından belirlenen bir oranda bölünmesiyle elde edilir. Tek bir kaynaktan beslenebilmesi bakımından avantaj sağlayan bu devreler aynı zamanda diğer kutuplama düzenlemelerine göre daha kararlı bir çalışma noktasına sahiptirler.

$$V_G = V_{DD} * \frac{R_2}{R_1+R_2} \qquad \text{Denklem 6}$$

AC eşdeğer devre aşağıdaki gibidir. Renkli arkaplana sahip bölge FET transistor ün kendisidir. AC eşdeğer devre çizilirken AC kaynağın olmadığı yerler toprak olarak gösterildiği için R_D ve R_1 dirençleri toprağa bağlanmıştır



Şekil 4. CS Kuvvetlendirici AC eşdeğer devresi

AC analiz yapılırken hesaplanması gereken özellikler Voltaj kazancı ile giriş-çıkış empedans değerleridir. Bu bakımdan incelersek CS yükselteçlerin giriş ve çıkış empedans değerleri şöyle olur:

Giriş Empedansı: $Zi = R_1 \parallel R_2$

Çıkış Empedansı: $Zo = r_d \parallel R_D$

$$Zo \cong R_D \big/ r_d \geq 10R_D$$

Voltaj kazançları ise şöyle hesaplanır:

$$V_i = V_{gs}$$

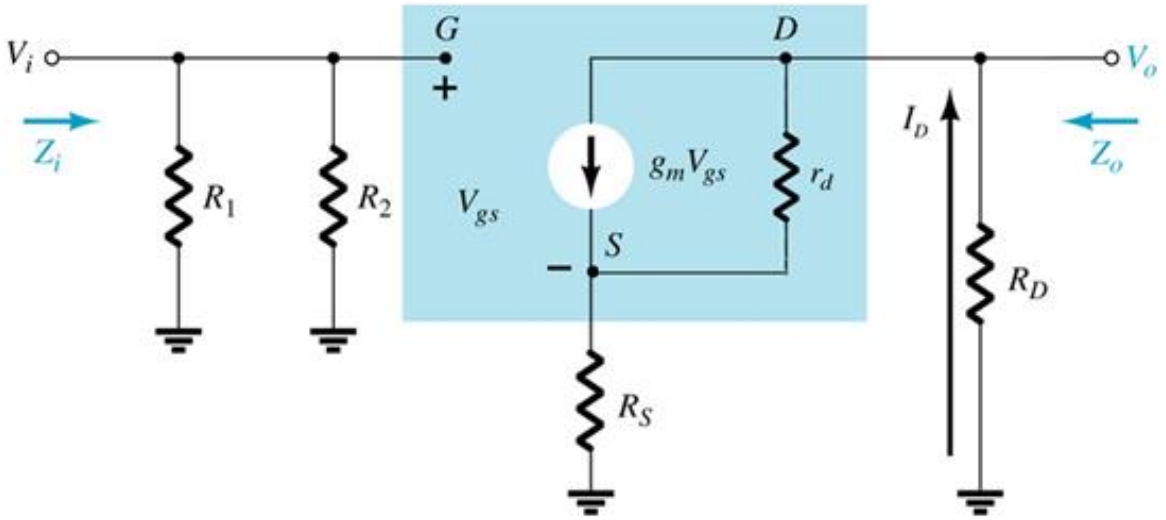
$$V_O = -g_m V_{gs}(R_D || r_d)$$

$$Av = \frac{V_O}{V_i} = -g_m(r_d \parallel R_D)$$

$$Av \cong -g_m R_D \big/ r_d \geq 10R_D$$

Bu devrede R_S direnci C_S kapasitesi dolayısıyla ihmal edilmiştir. R_S negatif geribesleme yaparak kararlılığı sağlar ve aynı zamanda V_{GS} kutuplama voltajı için gereken ters voltajı oluşturur. Negatif geri besleme kararlılık sağlarken aynı zamanda kazancı azaltan bir yan etkiye sahiptir. Kararlılık bize DC olarak gerekmekte ancak AC olarak kazancı artırmak istemekteyiz. Bu durumu sağlamak amacıyla R_S direncine paralel olarak bağlanacak bir kondansatör AC olarak oradaki geribeslemeyi kaldıracak ve dolayısıyla AC kazanç korunacaktır.

Eğer devreden C_S kapasitesini kaldırırsak devrenin kazancında nasıl bir değişim olur?



Şekil 5. Bypass kapasitesi kaldırılmış CS kuvvetlendiricinin AC eşdeğer devresi

Şekil 5'te yer alan devreden de görüldüğü üzere çıkış gerilimi olan V_O voltajı değişmemekte ancak giriş gerilimi V_i artık V_{GS} değerine eşit olmamaktadır. Yani

$$V_i = V_{gs}(1 + \frac{g_m R_S r_d}{R_D + R_S + r_d})$$

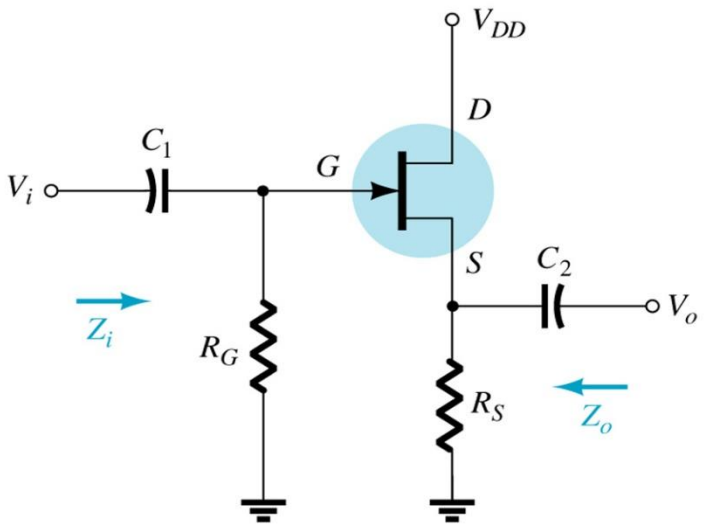
$$V_O = -V_{gs}\frac{g_m R_D r_d}{R_D + R_S + r_d}$$

$$Av = \frac{Vo}{Vi} = -\frac{g_m R_D}{1 + g_m R_S + \frac{1}{r_d}(R_D + R_S)}$$

Görüldüğü gibi voltaj kazancı, CS kapasitesi kaldırıldığında düşecektir.

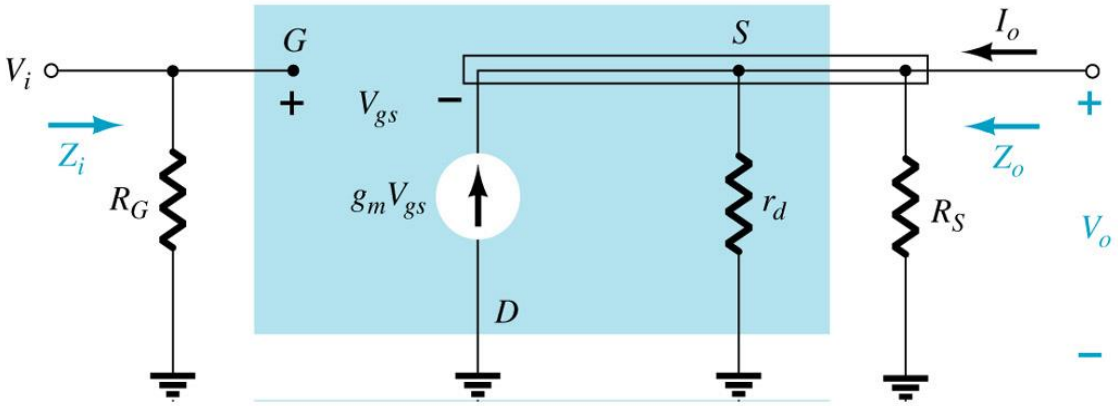
3.2. Common Drain (CD) Kuvvetlendiriciler

Bir diğer tip yükselteç olan ortak drainli yükselteçler aşağıdaki devrede gösterildiği gibi bir devre konfigürasyonuna sahiptir. Devreye AC sinyal girişi Gate ucundan, çıkış ise Source bacağından yapılır.



Şekil 6. CD (Common Drain) Kuvvetlendirici

Devremizin AC analizini yapacak olursak öncelikle AC eşdeğer devreyi çizmemiz gerekmektedir.



Şekil 7. CD Kuvvetlendirici AC Eşdeğer Devresi

Giriş Empedansı: $Zi = R_G$

Çıkış Empedansı: $Zo = r_d \parallel R_S \parallel \frac{1}{g_m}$

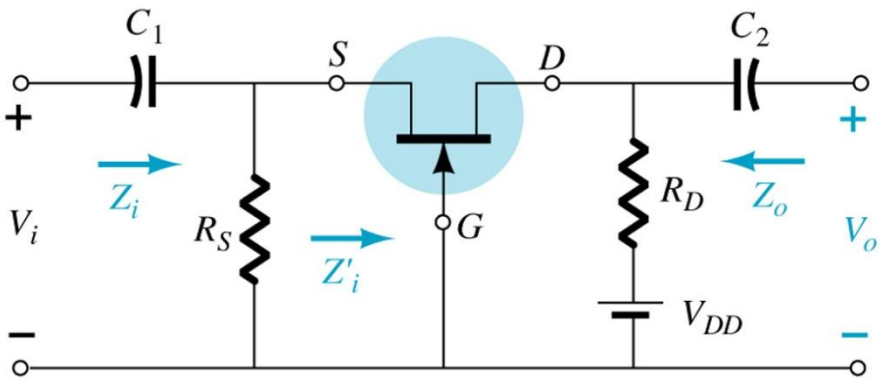
$$Zo \cong R_S \parallel \frac{1}{g_m} \Big/ r_d \geq 10R_S$$

Voltaj Kazancı: $Av = \frac{Vo}{Vi} = \frac{g_m(r_d \parallel R_S)}{1 + g_m(r_d \parallel R_S)}$

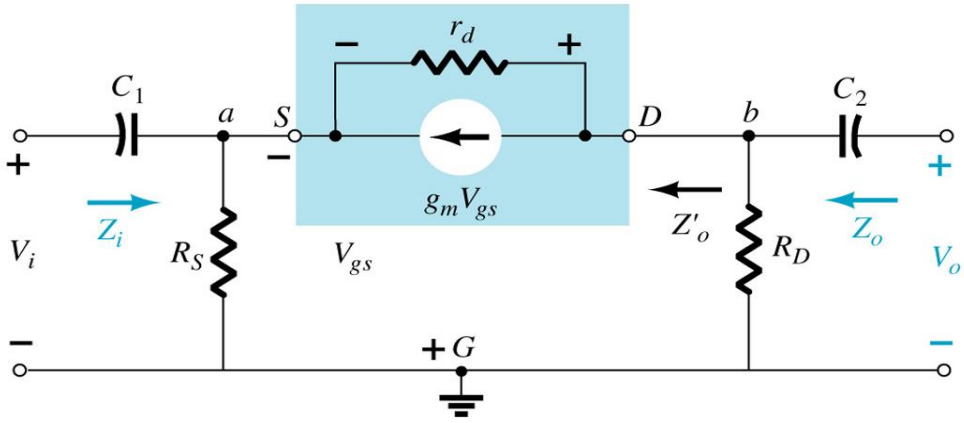
$$Av = \frac{Vo}{Vi} = \frac{g_m R_S}{1 + g_m R_S} \Big/ r_d \geq 10R_S$$

Bu tip yükselteçler yaklaşık olarak birim voltaj kazancına sahiptirler ve giriş-çıkış arasında farz farkı bulunmaz. Çıkış empedansları ise CS kuvvetlendiricilere göre oldukça düşüktür. Bu nedenle düşük çıkış empedansı gereken yerlerde empedans uyumu sağlayan devre olarak kullanılabilirler.

3.3. Common Gate (CG) Kuvvetlendiriciler



Şekil 8. CG Kuvvetlendirici Devresi



Şekil 9. CG Kuvvetlendirici Eşdeğer Devresi

Giriş Empedansı: $Zi = R_S \parallel \left[\dfrac{r_d + R_D}{1 + g_m r_d}\right]$

$$Zi \cong R_S \parallel \left(\frac{1}{g_m}\right) \Big/ \quad r_d \geq 10R_D$$

Çıkış Empedansı: $Zo = R_D \parallel r_d$

$$Zo \cong R_D \Big/ r_d \geq 10R_D$$

Voltaj Kazancı: $Av = \dfrac{Vo}{Vi} = \dfrac{\left[g_m R_D + \dfrac{R_D}{r_d}\right]}{\left[1 + \dfrac{R_D}{r_d}\right]}$

$$Av = g_m R_D \Big/ r_d \geq 10R_D$$

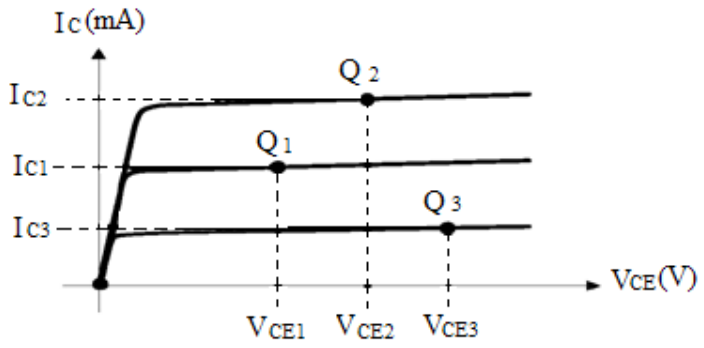
4. MOSFET Kuvvetlendiriciler

MOSFET Transistörlerin AC eşdeğer simgeleri JFET ile aynıdır ve aynı şekilde AC analizleri yapılır. Bu nedenle ayrıca bu konu üzerinde durulmayacaktır.

5. Transistörlü Kuvvetlendiriciler

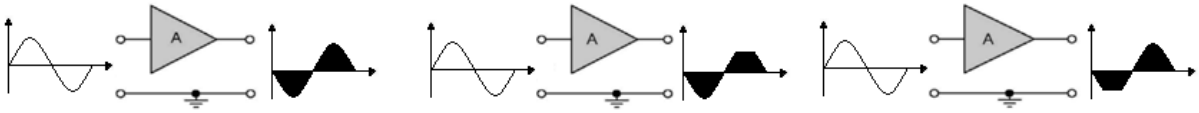
5.1. DC Kutuplama ve Çalışma Noktası

Transistörlü yükselteç; girişinden uygulanan işaretleri yükselterek çıkışına aktarmak üzere tasarlanmış bir devredir. Transistör, yükselteç olarak çalışabilmesi için DC kutuplama gerilimlerine gereksinim duyar. Transistöre uygulanan kutuplama gerilimleri çıkış karakteristiği üzerinde transistörün çalışma noktasını belirler. Transistörün sahip olduğu kutuplama akım ve gerilim değerini gösteren bu nokta "çalışma noktası" ya da "***Q*** noktası" olarak adlandırılır. Şekil 1'de bir transistörün çıkış karakteristiği üzerinde çeşitli çalışma noktası örnekleri verilmiştir.



Şekil 1: Transistör için çeşitli çalışma noktası örnekleri

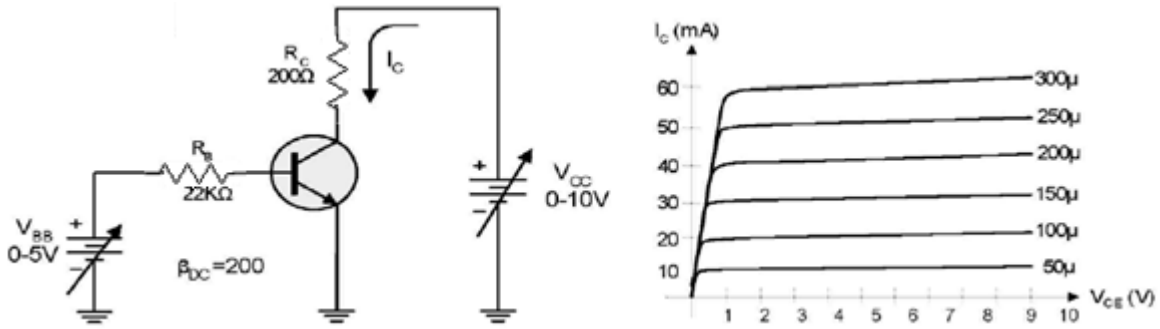
Çalışma noktasının uygun seçilmemesi durumunda çıkış işaretinde kırpılmalar oluşmaktadır. Bu durum Şekil 2' de gösterilmiştir.



Şekil 2: Bir yükselteç devresinin doğrusal ve doğrusal olmayan çalışmasına örnekler

5.2. DC Yük Doğrusu

Transistörlü yükselteç devrelerinde çalışma noktasının ve **DC** yük doğrusunun önemini göstermek amacı ile şekil 3.a' da görülen devreden yararlanılacaktır. Bu devrede transistörün kutuplama akım ve gerilimleri, $\mathbf{V_{BB}}$ ve $\mathbf{V_{CC}}$ kaynakları ile ayarlanabilmektedir. Devredeki transistör için kolektör karakteristik eğrileri ise şekil 3.b' de verilmiştir.



Şekil 3: Ayarlanabilen kaynaklarla dc kutuplama ve transistörün karakteristik eğrisi

DC kutuplamanın etkisini ve önemini anlamak amacı ile şekil-3'deki devrede $\mathbf{I_B}$ akımını farklı değerlere ayarlayarak her bir $\mathbf{I_B}$ akımı değerine karşılık transistörün $\mathbf{I_C}$ ve $\mathbf{V_{CE}}$ değerlerinin nasıl değiştiğini inceleyelim. İlk olarak kollektör devresi için çevre denklemi yazılırsa;

$$V_{CC} = R_C I_C + V_{CE} \Rightarrow$$

$$I_C = -\frac{1}{R_C} V_{CE} + \frac{V_{CC}}{R_C} \qquad (1)$$

bağıntısı elde edilir. (1) bağıntısı $I_C - V_{CE}$ düzleminde eğimi $-\frac{1}{R_C}$ olan bir doğruya karşılık gelir. Bu doğru **DC yük doğrusu** olarak adlandırılır.

V_{BB} kaynağını ayarlayarak $\mathbf{I_B}$ değerini 100 µA yapalım. Bu durumda transistörün kollektör akımı $\mathbf{I_C}$;

$I_C = \beta \cdot I_B = 200 \cdot 100\ \mu A = 20mA$

olacaktır. Bu kolektör akımına karşılık transistörde oluşan kolektör-emiter gerilim düşümü $\mathbf{V_{CE}}$;

$V_{CE} = V_{CC} - (I_C \cdot R_C) = 10V - (20mA \cdot 200\Omega) = 6V$

olacaktır. Bulunan bu değerlere karşılık gelen transistörün çalışma noktası şekil–4 de transistör karakteristiğinde gösterildiği gibi ***Q1*** olacaktır.

Transistörün baz akımının $I_B = 150\ \mu A$ yapılması durumunda ise kollektör akımı $\mathbf{I_C}$;

$I_C = \beta \cdot I_B = 200 \cdot 150\ \mu A = 30mA$

olacaktır. Bu kolektör akımına karşılık transistörde oluşan kolektör-emiter gerilim düşümü $\mathbf{V_{CE}}$;

$V_{CE} = V_{CC} - (I_C \cdot R_C) = 10V - (30mA \cdot 200\Omega) = 4V$

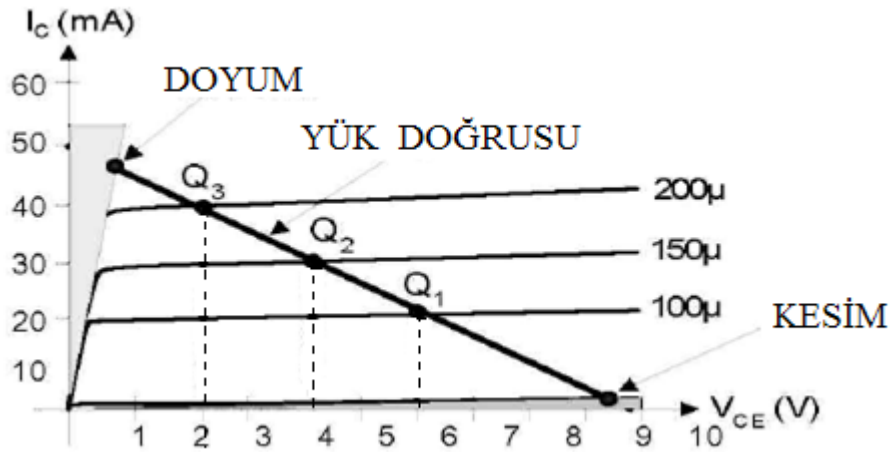
olacaktır. Bulunan bu değerlere karşılık gelen transistörün çalışma noktası şekil 4' de transistör karakteristiğinde gösterildiği gibi ***Q2*** olacaktır.

Son olarak baz akımının $I_B = 200\ \mu A$ yapılması durumunda transistörün çalışma noktasını bulalım

$I_C = \beta \cdot I_B = 200 \cdot 200\ \mu A = 40mA$

$V_{CE} = V_{CC} - (I_C \cdot R_C) = 10V - (40mA \cdot 200\Omega) = 2V$

olacaktır. Bulunan bu değerlere karşılık gelen transistörün çalışma noktası şekil 4' de transistör karakteristiğinde gösterildiği gibi ***Q3*** olacaktır.



Şekil 4: Transistör karakteristiği üzerinde DC yük doğrusunun gösterilişi

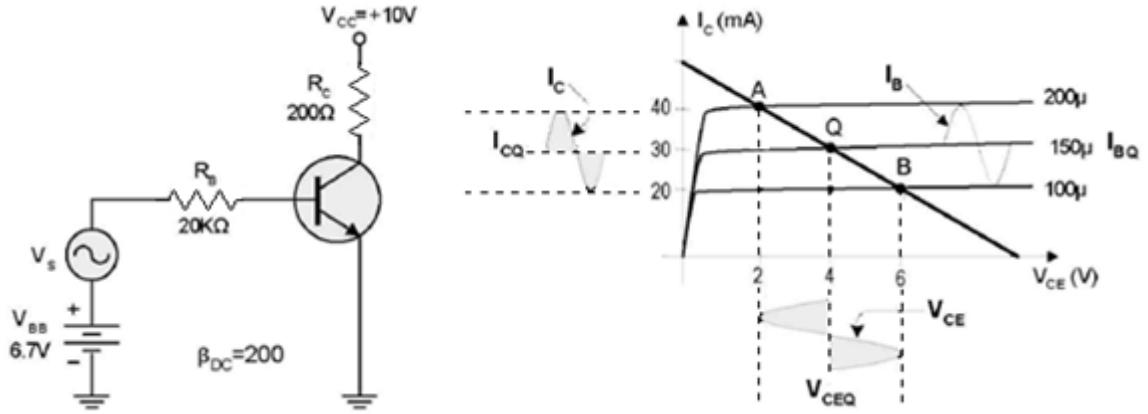
Şekil 4 dikkatlice incelenirse transistörün baz akımındaki değişim, kolektör akımını değiştirmekte dolayısıyla transistörün kolektör-emiter (**V_{CE}**) gerilimi de değişmektedir. Örneğin **I_B** akımındaki artma **I_C** akımını artırmaktadır. Buna bağlı olarak **V_{CE}** gerilimi azalmaktadır. Bu durumda **V_{BB}** geriliminin ayarlanması ile **I_B** değeri ayarlanmaktadır. **I_B'** nin ayarlanması ise transistörün DC çalışma noktasını yük doğrusu üzerinde hareket ettirmektedir. Şekil 4' de transistör karakteristiği üzerinde gösterilen ve Q1, Q2 ve Q3 olarak belirtilen çalışma noktalarının birleştirilmesi ile elde edilen doğru **DC yük doğrusu** olarak adlandırılır.
DC yük doğrusu *x* eksenini *10V*'da kesmektedir. Bu değer $V_{CE}=V_{CC}$ noktasıdır. Bu noktada transistör kesimdedir çünkü kolektör ve baz akımları idealde sıfırdır. Gerçekte baz ve kolektör akımları bu noktada tam sıfır değildir. Çok küçük bir sızıntı akım vardır. Bu nedenle bu kesim noktası gerçekte *10V*' dan biraz daha küçüktür. Yine bu örnekte dc yük doğrusunun I_C eksenini kestiği değer idealde *50mA*'dir. Bu değer ise transistör için doyum noktasıdır. Transistörün doyum noktasında kolektör akımı maksimumdur. Çünkü bu noktada $V_{CE} \cong 0$ dır. Kolektör akımı;

$$I_C \cong \frac{V_{CC}}{R_C} \qquad (2)$$

değerinde olacaktır ve maksimumdur.

Doğrusal Çalışma

Doğrusal yükseltme işlemini incelemek için Şekil 5' de verilen devreden yararlanılacaktır. Başlangıçta devre girişine V_s işaretinin uygulanmadığını düşünelim. Devrede baz akımının I_B=150µA ve buna karşılık kollektör akımı 30mA olacaktır. Bu durumda transistörün çalışma noktası V_{CE}=4V olacaktır. Bu nokta Şekil 5.b de transistör karakteristiği üzerinde gösterilen Q çalışma noktasıdır.



Şekil 5: Transistörlü yükselteç devresi ve yük doğrusu üzerinde sinyal davranışları

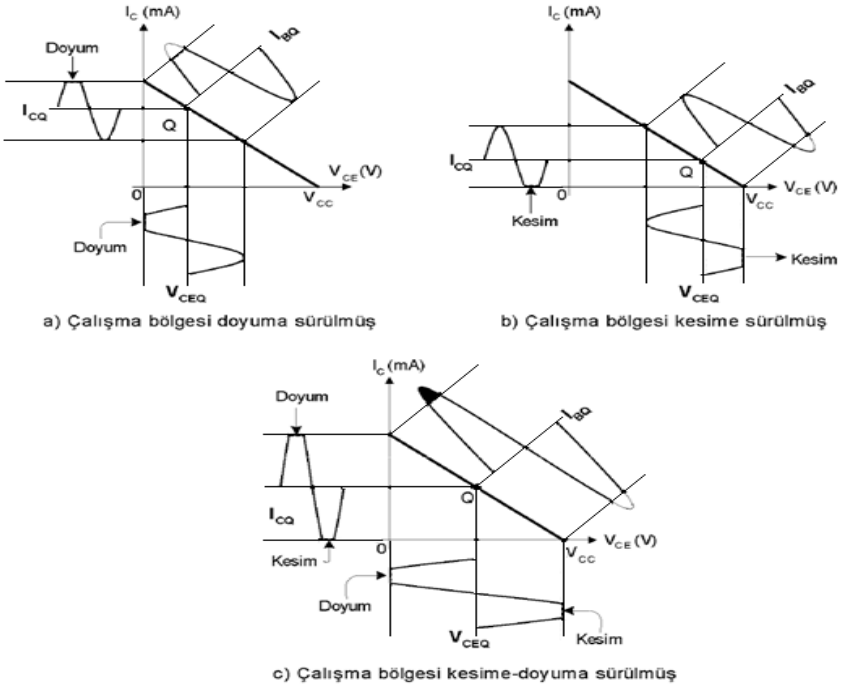
Devre girişine ***V_s*** kaynağından baz akımı üzerinde ***±50µA(tepe değeri)*** etkisi olan bir sinüs işareti uygulandığını varsayalım. Önce ***V_s*** işaretinin pozitif saykılı geldiğini kabul edelim. Bu işaret; ***V_{BB}*** kaynağı ile aynı yönde etki edecek ve baz akımının yükselmesine neden olacaktır. Giriş işareti ***V_S,*** pozitif tepe değerine ulaştığında baz akımıda maksimum oranda yükselecektir. Bu anda ***I_B=150+50=200µA*** olacaktır. Bu değer şekil–5.b'de karakteristikte "***A***" noktası olarak işaretlenmiştir. Buna karşılık kolektör akımı ***40mA*** değerine yükselecek, kollektör-emiter gerilimi ise ***2V*** değerine düşecektir. Bu aşamadaki çalışmaya dikkat edilirse transistörün çalışma noktası ***A*** noktasına kaymıştır. Burada giriş işaretinde toplam ***50µA***' lik bir değişim vardır. Çıkış kolektör akımında ise ***10mA***'lik bir değişim söz konusudur. Dolayısıyla giriş işaretinin pozitif saykılı ***200*** kat yükseltilmiştir.

Giriş işaretinin negatif saykılında ise; bu işaret baz akımını dolayısıyla kolektör akımını azaltacaktır. Transistör şekil 5.b'de karakteristik üzerinde gösterilen ve "***B***" olarak adlandırılan çalışma noktasına kayacaktır. Bu çalışma noktasında; I_B***=100µA***, I_C***=20mA*** ve V_{CE}***=6V*** değerine ulaşacaktır. Aynı şekilde dikkat edilirse giriş işaretinin ***200*** kat yükseltildiği görülecektir.

Buraya kadar anlatılanlardan da anlaşılacağı gibi, devre girişinde *AC* giriş işareti yokken, transistör ***Q*** çalışma noktasında (sükûnet noktası) kalmaktadır. Girişe bir sinyal gelmesi durumunda ise çalışma noktası bu sinyalin yönüne bağlı olarak kesime veya doyuma doğru kaymaktadır. Giriş işareti yükseltme işleminde ***Q*** noktasının etrafında salınmaktadır. Transistörün kesim veya doyum noktalarına ulaşmamaktadır. Çıkışta elde edilen işaret, giriş işaretinin yükseltilmiş bir formudur. Çıkış işaretinin dalga biçiminde herhangi bir bozulma yoktur. Bundan dolayı bu işleyişe "Doğrusal Çalışma" denir.

Çıkışın Bozulması(Distorsiyon)

Transistörle gerçekleştirilen yükselteçlerde; çıkıştan elde edilen yükseltilmiş işaretin giriş işareti ile aynı dalga formunda olması istenir. Çıkış işaretinde her hangi bir bozulma olması istenmez. Çıkış işaretinde oluşan veya oluşabilecek bozulmaya ise "distorsiyon" adı verilir. Yükselteç devrelerinde birçok nedenden dolayı distorsiyon oluşabilir. Şekil 6' de transistör devresinde oluşabilecek distorsiyonlar çıkış karakteristikleri üzerinde gösterilmiştir.



Şekil 6: Transistörlü yükselteç devrelerinde oluşan distorsiyonlar

6. ÖN HAZIRLIK

6.1. FET ve BJT hakkında föyde verilen önbilgilere çalışınız, anlamadığınız kısımları farklı kaynaklarda (kitap, internet…) araştırıp, varsa anlayamadığınız konuları laboratuvar esnasında tartışmak için hazırlayınız.

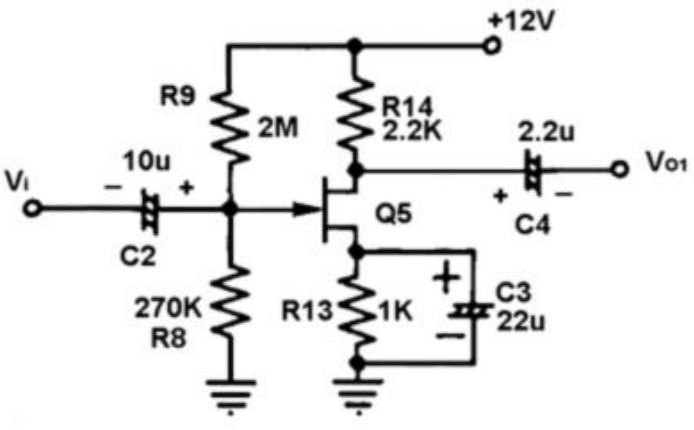
6.2. Deneyde kullanılacak devrelerin **gerilim (DC) değerlerini** ve **kazancını (Av)** ile **giriş ve çıkış dirençlerini (Ri, Ro)** hesaplayınız.

6.3. Bütün deneylerin simülasyonlarını yapıp deneyde istenleri, sonuçlarını ve yorumlarını deneye hazırlık raporu olarak yazıp deneye gelirken getiriniz.

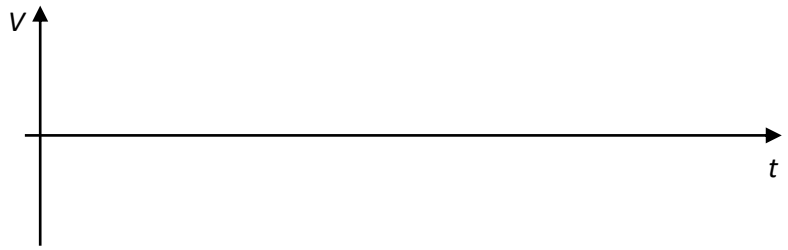
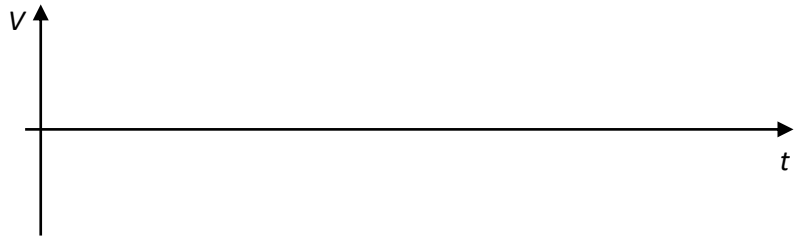
Deneyde kullanılacak tranzistörlerin modelleri : BJ**T : npn BC549, JFET : n kanal BF245,**

7. Deneyler

7.1. JFET'li CS Kuvvetlendirici (Gerilim Bölücü Kutuplamalı)



- Yandaki şekilde görülen devreyi blok-c üzerinde klipsler ve gerekiyorsa kablolar yardımıyla kurun.
- Öncelikle Voltmetreyi kullanarak V_G, V_S, V_{GS} ve V_D değerlerini ölçüp aşağıdaki tabloya kaydedin.
- Kuvvetlendiriciye giriş işareti olarak 1KHz sinüs işareti verin ve giriş-çıkış işaretlerini aşağıdaki tabloya kaydedin. Giriş işaretinin hangi tepeden tepeye değerinden sonra çıkışta kırpılma oluştuğunu not alın.
- C3 kondansatörünü kaldırarak bir önceki adımı tekrarlayın.

	V_G	V_S	V_{GS}	V_D	$A_V = \frac{V_{O,p-p}}{V_{i,p-p}}$	Faz Farkı
GİRİŞ						
ÇIKIŞ (C3 devrede)						
ÇIKIŞ (C3 devrede değil)						

7.2.

- Çıkışı Q5 tranzistörünün Source ucundan alarak bir önceki deneydeki giriş çıkış sinyallerini tabloya çizip AV (genlik) ve faz farkı kısımlarını doldurun.

	V_G	V_S	V_{GS}	V_D	$A_V = \frac{V_{O,p-p}}{V_{İ,p-p}}$	Faz Farkı
	****	****	****	****		
GİRİŞ						
ÇIKIŞ						

Yorum ;

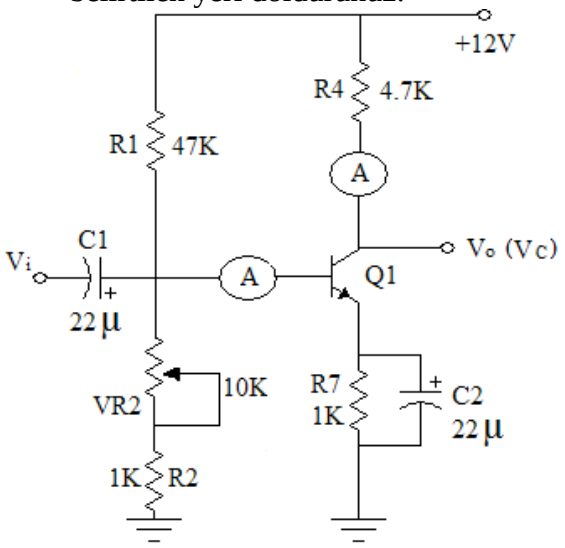
Devrelerin çalışma mekanizmalarını açıklayınız,

Ortak Source'lu devreye göre çıkışta oluşan değişimin sebebini açıklayınız.

Çıkışı Source'dan aldığımızda kazancın neden 1'den küçük olduğunu açıklayınız.

7.3. BJT β değerinden bağımsız kutuplama deney

1. Şekil 9' daki devreyi C2 devrede olmayacak şekilde kurunuz.
2. Giriş sinyalini değiştirmeden VR2 yi 10KΩ' a ayarlayınız.
3. Sinyal üretecini devrenin girişine bağlayarak 40mV 1kHz sinüs dalgası veriniz osiliskopta giriş ve cıkış gerilim dalga şekillerini gözlemleyiniz.
4. Tablo 3 ü elde ettiğiniz sonuçlar yardımıyla doldurunuz.
5. C2(20µF)' yi devreye ekleyerek, basamak 3 ve 4'i tekrarlayınız.
6. Girişi 200mV'a ayarlayıp C2 devrede iken Deneyi tekrarlayıp Tablo 3 te belirtilen yeri doldurunuz.



Şekil 9: β değerinden bağımsız kutuplama için devre

Tablo 3: β değerinden bağımsız kutuplama deney sonuçları

Giriş	C2	Faz farkı	Giriş	Çıkış	A_V	Kırpılma varmı?
40mV	Devrede **değil**		V t	V t		
40mV	Devrede		V t	V t		
200mV	Devrede		t	t		

Yorum :

C2 nin devreye etkisi, hangi durumlarda çıkıştaki işaret bozuluyor,

Deney esnasında tartışılan ve anladığınız kısımları da yorum olarak raporunuza ekleyiniz.